

Fakulta strojní VŠB – TUO

Katedra automatizační techniky a řízení

**Automatizační technika
2023**

(Podklady pro poznámky)

doc. Ing. Jaromír Škuta, Ph.D.

1

Fakulta strojní VŠB – TUO

Katedra automatizační techniky a řízení

Přednáška č. 6

Řídicí systémy, programové prostředky (ot. č. 1, 4, 17).

2

Fakulta strojní VŠB – TUO

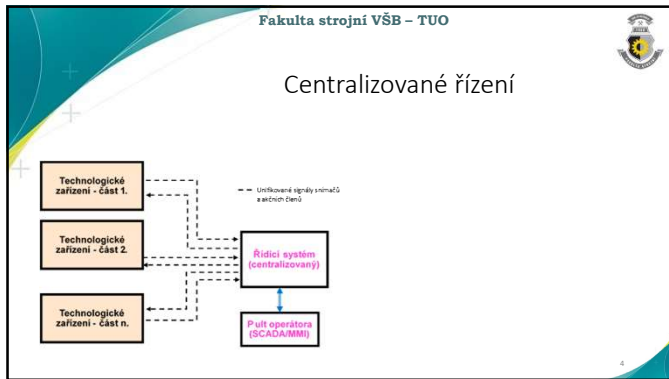
Katedra automatizační techniky a řízení

Co se dovíte?

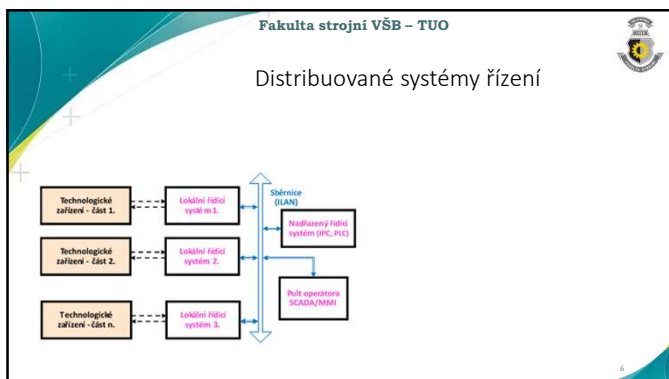
- Řídicí systém – typy
- Regulátory
- PLC
- IPC
- Mikrokontroléry
- Embedded počítače
- Programová podpora

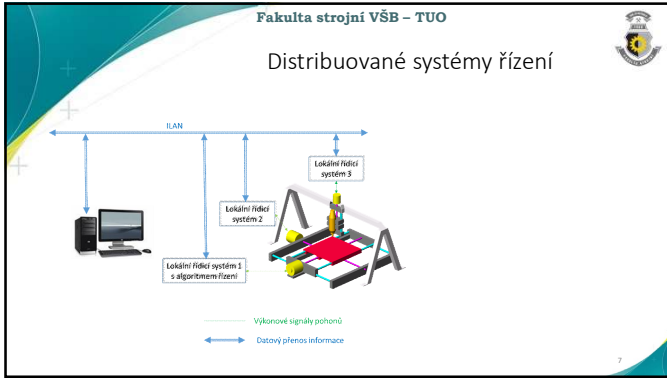
• ... (ot. č. 15, 16, 17).

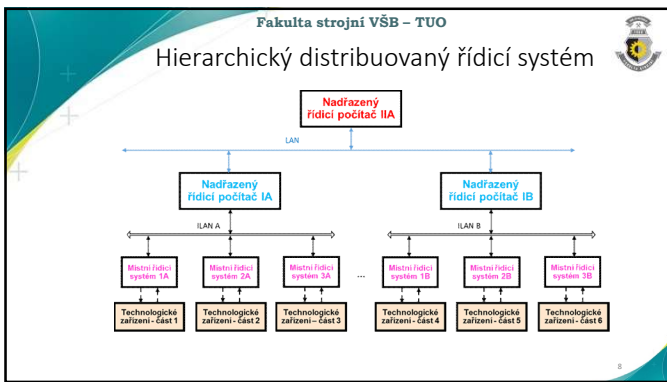
3

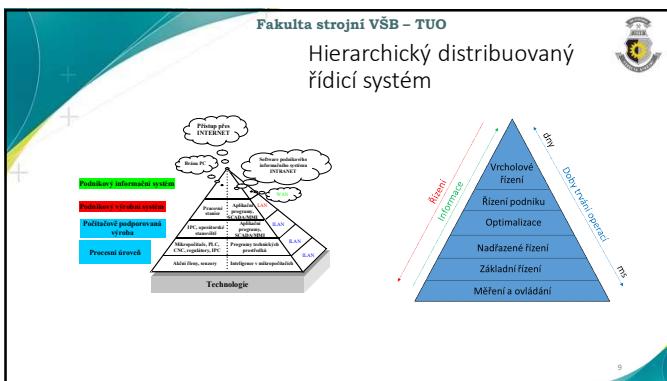












Fakulta strojní VŠB – TUO

Hierarchický distribuovaný řídicí systém

Fakulta strojní VŠB – TUO

Regulátory

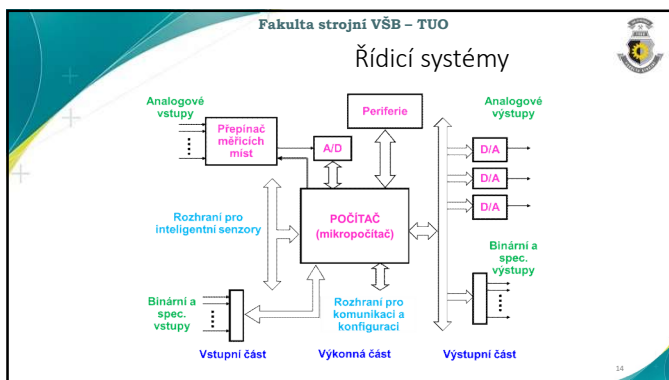
- PID regulátor (P, PI, I, ...)
- Dvoupolohový
- Spojitý
- Diskrétní

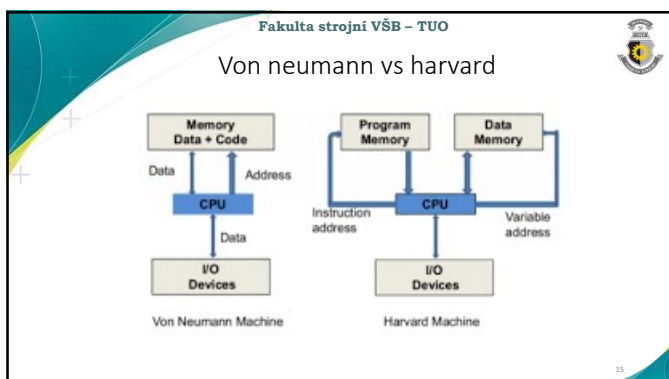
Fakulta strojní VŠB – TUO

Regulátory

- PID regulátor (P, PI, I, ...)
- Dvoupolohový
- Spojitý
- Di:








Fakulta strojní VŠB – TUO

Embedded počítače

Embedded počítače




Embedded Control Systems

16

Fakulta strojní VŠB – TUO

Programovatelný logický automat

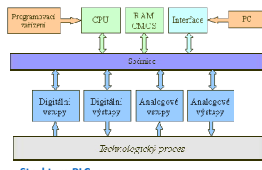
- PLC (Programmable Logic Controller)



17

Fakulta strojní VŠB – TUO

Struktura PLC




Struktura PLC


Kompaktní a modulární provedení PLC

18


Fakulta strojní VŠB – TUO
Provedení PLC



Panelové kompaktní PLC s integrovaným operátorským panelem

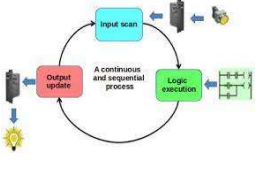


Modulární PLC



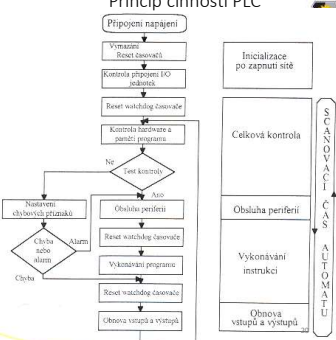
19

Fakulta strojní VŠB – TUO
Princip činnosti PLC



```

    graph TD
        A[Input scan] --> B[Logic execution]
        B --> C[Output update]
        C --> A
        subgraph "A continuous and sequential process"
            A
            B
            C
        end
    
```



20

Fakulta strojní VŠB – TUO
Přednosti PLC

- komfortní ovládání a vizualizace procesu
 - ...
- variabilita při provozních aplikacích
 - ...
- vysoká provozní spolehlivost
 - ...

21

Fakulta strojní VŠB – TUO
Využití PLC

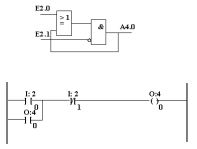
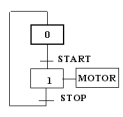
- Výroba strojů
 - ...
- Řízení strojů
 - ...
- Výroba energie
 - ...
- Potravinářský průmysl
 - ...
- Lodní průmysl
 - ...



22

Fakulta strojní VŠB – TUO
Programovací jazyk

- LD %I0.0 ;naplnění hodnotou ze vstupu 0
- OR %M0 ;logický součet s paměti M0
- ANDN %I0.1 ;logický součin se vstupem
- ST %Q0.0 ;nastavení výstupu 0
- ST %M0 ;nastavení paměti 0

23

Fakulta strojní VŠB – TUO
IPC



24

Fakulta strojní VŠB – TUO

Desatero průmyslových počítačů

- Robustnost
- Prachuvzdornost
- Nárazuvzdornost
- Voděodolnost
- Teplotní odolnost

25

Fakulta strojní VŠB – TUO

Desatero průmyslových počítačů

- Spolehlivost
- Účelovost
- Kompaktnost
- Časová garance
- Funkčnost

26

Fakulta strojní VŠB – TUO

Jednočipový počítač (Mikrokontrolér, MCU, μC)

- Jednočipový počítač je integrovaný obvod,

27

Fakulta strojní VŠB – TUO

Mikrokontrolery

FUTURE MICROCHIP PRODUCTS

Part	Memory (KB)	Flash (KB)	EEPROM (bits)	Configurable Logic Cell	CPUs	Serial Ports	Timers	Analog	ADC	DAC	Temperature	Watchdog	Other Features
PIC16C50A	8	2	512	8	16C50	1	2	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C55A	8	2	512	8	16C55	1	2	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C62A	16	4	1024	16	16C62	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C63A	16	4	1024	16	16C63	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C64A	16	4	1024	16	16C64	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C65A	16	4	1024	16	16C65	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C66A	16	4	1024	16	16C66	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C67A	16	4	1024	16	16C67	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C68A	16	4	1024	16	16C68	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C69A	16	4	1024	16	16C69	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C70A	16	4	1024	16	16C70	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C71A	16	4	1024	16	16C71	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C72A	16	4	1024	16	16C72	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C73A	16	4	1024	16	16C73	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C74A	16	4	1024	16	16C74	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C75A	16	4	1024	16	16C75	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C76A	16	4	1024	16	16C76	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C77A	16	4	1024	16	16C77	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C78A	16	4	1024	16	16C78	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C79A	16	4	1024	16	16C79	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit
PIC16C80A	16	4	1024	16	16C80	2	4	2	10-bit	10-bit	10-bit	10-bit	10-bit

28

Fakulta strojní VŠB – TUO

Mikrokontrolery řady PIC 16F84A
(zapouzdření)

Note 1: See Table 6-1 for recommended values of C1 and C2.
2: A series resistor (Rs) may be required for AT strip cut crystals.

29

Fakulta strojní VŠB – TUO

Základní vlastnosti

High Performance RISC CPU Features:

- Only 35 single word instructions to learn

Peripheral Features:

- 33 I/O pins with individual direction control
- High current sink/source for direct LED drive
 - 25 mA sink max. per pin
 - 25 mA source max. per pin
- TMRO: 8-bit timer/counter with 8-bit programmable prescaler

30

Fakulta strojni VŠB – TUO

PIC16F84A

TABLE 2-1: SPECIAL FUNCTION REGISTER FILE SUMMARY

Addr	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on Power-on RESET	Details (in page)	
Bank 1												
00h	RDF	Use contents of RDF to address Data Memory (not a physical register)									0000 0000 11	
01h	TMR0	Clear Timer TMR0 Counter									0000 0000 00	
02h	PCL	Low Order 8 Bits of the Program Counter (PC)									0000 0000 11	
03h	STATUS	RSP	RSP1	RSP2	RSP3	Z	DC	C		0000 0000 11		
04h	FSR	Indirect Data Memory Address Pointer 0									0000 0000 11	
05h	PORTW	PORTW									0000 0000 11	
06h	PORTB	R0A1	R0A2	R0A3	R0A4	R0A5	R0A6	R0A7	R0A8	0000 0000 11		
07h	PORTA	R0A9	R0A8	R0A7	R0A6	R0A5	R0A4	R0A3	R0A2	0000 0000 11		
08h	EECON1	EEPROM Control Register 1									0000 0000 11	
09h	EECON2	EEPROM Control Register 2									0000 0000 11	
0Ah	EEADR	EEPROM Address Register									0000 0000 11	
0Bh	PCLATH	Write Buffer for upper 8 bits of the PC ¹									1111 1111 00	
0Ch	INTCON	GIE	EEIE	T0IE	INT0	RBBF	TOP	RFIF	RDF	0000 0000 00		
Bank 2												
0Dh	RDF	Use Contents of RDF to address Data Memory (not a physical register)									0000 0000 11	
0Eh	OPTION_REG	PSPIF	INT0E	INT0D	PSA	PS2	PS1	PS0		1111 1111 00		
0Fh	PCL	Low Order 8 Bits of Program Counter (PC)									0000 0000 11	
10h	STATUS	RSP	RSP1	RSP2	RSP3	Z	DC	C		0000 0000 11		
11h	FSR	Indirect data memory address pointer 0									0000 0000 11	
12h	TRISA	PORTA Data Direction Register									1111 1111 00	
13h	TRISB	PORTB Data Direction Register									1111 1111 00	
14h	TRISC	Unimplemented location, read as '0'									0000 0000 11	
15h	EECON1	EEPROM Control Register 1									0000 0000 11	
16h	EECON2	EEPROM Control Register 2									0000 0000 11	
17h	PCLATH	Write Buffer for upper 8 bits of the PC ¹									1111 1111 00	
18h	INTCON	GIE	EEIE	T0IE	INT0	RBBF	TOP	RFIF	RDF	0000 0000 00		

Note 1: Not a physical register.

7Fh	SR0	
80h	SR1	
81h	SR2	
82h	SR3	
83h	SR4	
84h	SR5	
85h	SR6	
86h	SR7	
87h	SR8	
88h	SR9	
89h	SR10	
8Ah	SR11	
8Bh	SR12	
8Ch	SR13	
8Dh	SR14	
8Eh	SR15	
8Fh	SR16	
90h	SR17	
91h	SR18	
92h	SR19	
93h	SR20	
94h	SR21	
95h	SR22	
96h	SR23	
97h	SR24	
98h	SR25	
99h	SR26	
9Ah	SR27	
9Bh	SR28	
9Ch	SR29	
9Dh	SR30	
9Eh	SR31	
9Fh	SR32	

Fakulta strojni VŠB – TUO

Práce s registry

REGISTER 2-3: INTCON REGISTER (ADDRESS 0Bh, 18h)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
GIE	EEIE	T0IE	INT0	RBBF	TOP	RFIF	RDF

- Bit 7: GIE: Global Interrupt Enable bit. 1 - Enables all unmasked interrupts. 0 - Disables all interrupts.
- Bit 6: EEIE: EE Write Complete Interrupt Enable bit. 1 - Enables the EE Write Complete interrupt. 0 - Disables the EE Write Complete interrupt.
- Bit 5: T0IE: TMR0 Overflow Interrupt Enable bit. 1 - Enables the TMR0 interrupt. 0 - Disables the TMR0 interrupt.
- Bit 4: INT0: INT0INT External Interrupt Enable bit. 1 - Enables the INT0INT external interrupt. 0 - Disables the INT0INT external interrupt.
- Bit 3: RBBF: RB Pin Change Interrupt Enable bit. 1 - Enables the RB port change interrupt. 0 - Disables the RB port change interrupt.
- Bit 2: TIF: INT0INT Interrupt Flag bit. 1 - INT0INT register has overflowed (must be cleared in software). 0 - INT0INT register did not overflow.
- Bit 1: INT0INT: INT0INT Interrupt Status bit. 1 - The INT0INT external interrupt occurred (must be cleared in software). 0 - The INT0INT external interrupt did not occur.
- Bit 0: RBF: RB Pin Change Interrupt Flag bit. 1 - At least one of the RB0-RB4 pins changed state (must be cleared in software). 0 - None of the RB0-RB4 pins have changed state.

Legend: 0 - Readable bit, 1 - Writable bit, U - Unimplemented bit, read as '0', - Value of PC¹, - Data bit, 0 - Bit is cleared, 1 - Bit is set.

FIGURE 6-19: INTERRUPT LOGIC


9Fh	SR33	
A0h	SR34	
A1h	SR35	
A2h	SR36	
A3h	SR37	
A4h	SR38	
A5h	SR39	
A6h	SR40	
A7h	SR41	
A8h	SR42	
A9h	SR43	
AAh	SR44	
A Bh	SR45	
AC h	SR46	
AD h	SR47	
AE h	SR48	
AF h	SR49	
B0 h	SR50	
B1 h	SR51	
B2 h	SR52	
B3 h	SR53	
B4 h	SR54	
B5 h	SR55	
B6 h	SR56	
B7 h	SR57	
B8 h	SR58	
B9 h	SR59	
B Ah	SR60	
B Bh	SR61	
B Ch	SR62	
B Dh	SR63	
B Eh	SR64	
B Fh	SR65	

Fakulta strojni VŠB – TUO

Mnemonic	Description	Cycles	16-Bit Opcode	Status Affected	Notes
BYTE-ORIENTED FILE REGISTER OPERATIONS					
ADDWF	Add W with F	1	00 0101 0000 0000	C,DC,Z	1,2
ANDWF	AND W with F	1	00 0101 0001 0000	Z	2
CLRF	Clear F	1	00 0001 0000 0000	Z	2
CLRW	Clear W	1	00 0001 0000 0000	Z	2
COMF	Complement F	1	00 0001 0010 0000	Z	1,2
DECF	Decrement F	1	00 0011 0000 0000	Z	1,2
INCF	Increment F	1	00 0011 0001 0000	Z	1,2
INCFSZ	Increment F and Skip if Zero	1	00 0011 0000 0000	Z	1,2,3
MOVF	Move W to F	1	00 0000 0000 0000	Z	1,2
MOVWF	Move W to F with Post-Inc W	1	00 0000 0001 0000	Z	1,2
MOVF	Move F to W	1	00 0000 0000 0001	Z	1,2
MOVWF	Move F to W with Post-Inc W	1	00 0000 0001 0001	Z	1,2
RLF	Rotate Left Through Carry	1	00 1101 0000 0000	C	1,2
RRF	Rotate Right Through Carry	1	00 1101 0001 0000	C	1,2
RLWF	Rotate Left Through Carry with Post-Inc W	1	00 1101 0000 0001	C	1,2
RRWF	Rotate Right Through Carry with Post-Inc W	1	00 1101 0001 0001	C	1,2
RRWF	Rotate Right Through Carry with Post-Dec W	1	00 1101 0001 0011	C	1,2
RRWF	Rotate Right Through Carry with Post-Inc W and Post-Dec W	1	00 1101 0011 0011	C	1,2
BIT-ORIENTED FILE REGISTER OPERATIONS					
BCF	Bit Clear F	1	01 0000 0000 0000		1,2
BSF	Bit Set F	1	01 0000 0001 0000		1,2
BTFSZ	Bit Test F, Skip if Set	1	01 0000 0000 0000		3
BTFSZ	Bit Test F, Skip if Clear	1	01 0000 0001 0000		3
BTFSZ	Bit Test F, Skip if Set	1	01 0000 0010 0000		3
LITERAL AND CONTROL OPERATIONS					
MOVLW	Move Literal to W	1	11 1100 0000 0000	C,DC,Z	
MOVLW	Move Literal to W with Post-Inc W	1	11 1100 0001 0000	C,DC,Z	
MOVLW	Move Literal to W with Post-Dec W	1	11 1100 0000 0001	C,DC,Z	
MOVLW	Move Literal to W with Post-Inc W and Post-Dec W	1	11 1100 0001 0001	C,DC,Z	
MOVLW	Move Literal to W with Post-Dec W and Post-Inc W	1	11 1100 0001 0011	C,DC,Z	
MOVLW	Move Literal to W with Post-Inc W and Post-Dec W and Post-Inc W	1	11 1100 0011 0011	C,DC,Z	
MOVLW	Move Literal to W with Post-Inc W and Post-Dec W and Post-Dec W	1	11 1100 0011 0001	C,DC,Z	
MOVLW	Move Literal to W with Post-Inc W and Post-Dec W and Post-Inc W and Post-Dec W	1	11 1100 0011 0011	C,DC,Z	

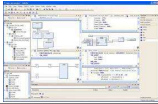

C0h	SR66	
C1h	SR67	
C2h	SR68	
C3h	SR69	
C4h	SR70	
C5h	SR71	
C6h	SR72	
C7h	SR73	
C8h	SR74	
C9h	SR75	
CAh	SR76	
CBh	SR77	
CAh	SR78	
CBh	SR79	
CC h	SR80	
CD h	SR81	
CE h	SR82	
CF h	SR83	

Fakulta strojní VŠB – TUO




Programová podpora řídicích systémů

- Firmware,
- Vývojová prostředí pro programování řídicích systémů
- Grafické prostředí
- Programy pro vyhodnocení naměřených dat
- ...



34

Fakulta strojní VŠB – TUO



Katedra automatizační techniky a řízení

Co bylo obsahem přednášky

- Řídicí systém – typy
- Regulátory
- PLC
- IPC
- Mikrokontroléry
- Embedded počítače
- Programová podpora
- ... (ot. č. 15, 16, 17).

35
